

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-250056

(43)Date of publication of application : 14.09.2000

(51)Int.Cl.

G02F 1/1343

G02F 1/1365

G09F 9/00

G09F 9/35

H04N 5/66

(21)Application number : 11-048570

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 25.02.1999

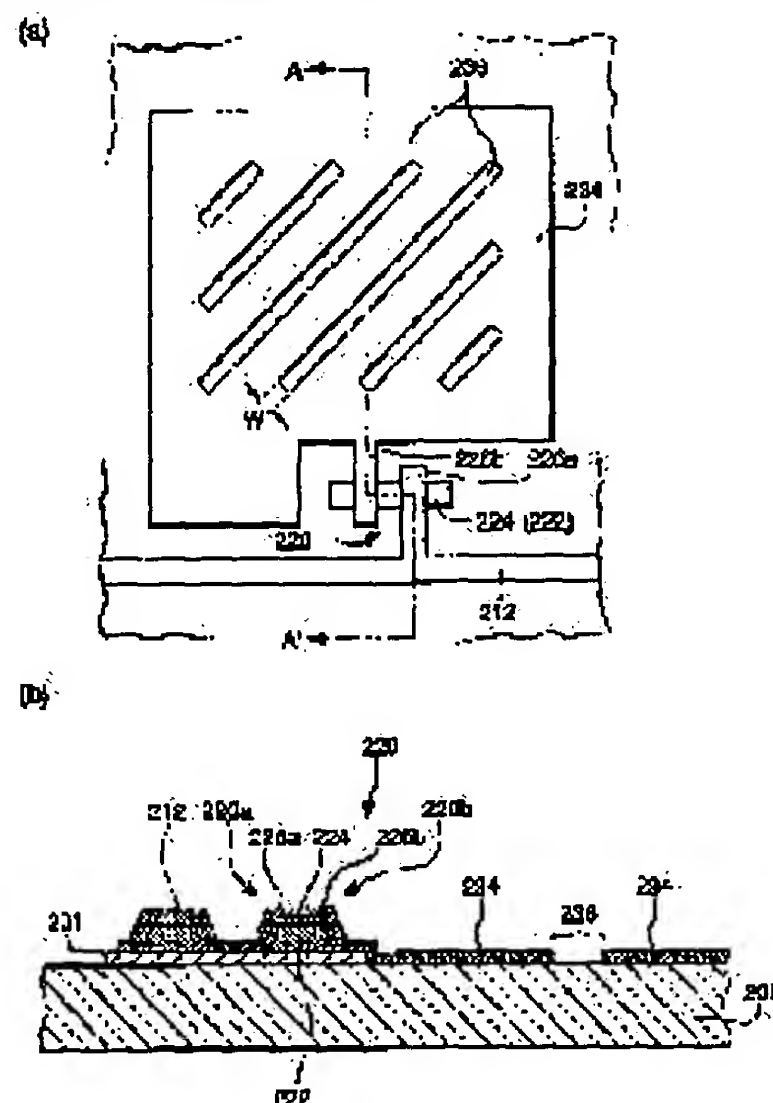
(72)Inventor : TSUYUKI TADASHI

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To improve display quality in the transmission state in a semi-transmission, semi-reflection type liquid crystal panel.

SOLUTION: In a liquid crystal panel having a liquid crystal held between an element substrate 200 and a counter substrate and also having a pixel electrode 234 with a light reflecting property formed on the element substrate 200, slit-shaped opening parts 236 are provided on the pixel electrode 234 and the opening parts 236 are provided in almost parallel to the direction of alignment of molecules of the liquid crystal 105 on the element substrate 200 side. For this purpose the direction of forming (of the longitudinal direction of) the opening parts 236 and the rubbing direction of the element substrate 200 are matched with each other.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2000-250056

(P2000-250056A)

(43)公開日 平成12年9月14日(2000.9.14)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
G 0 2 F 1/1343		G 0 2 F 1/1343	2 H 0 9 2
	1/1365	G 0 9 F 9/00	3 3 3 Z 5 C 0 5 8
G 0 9 F 9/00	3 3 3	9/35	3 9 5 5 C 0 9 4
	9/35	H 0 4 N 5/66	1 0 2 A 5 G 4 3 5
H 0 4 N 5/66	1 0 2	G 0 2 F 1/136	5 0 5
審査請求 未請求 請求項の数10 O L (全 12 頁)			

(21)出願番号 特願平11-48570

(22)出願日 平成11年2月25日(1999.2.25)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 露木 正

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74)代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

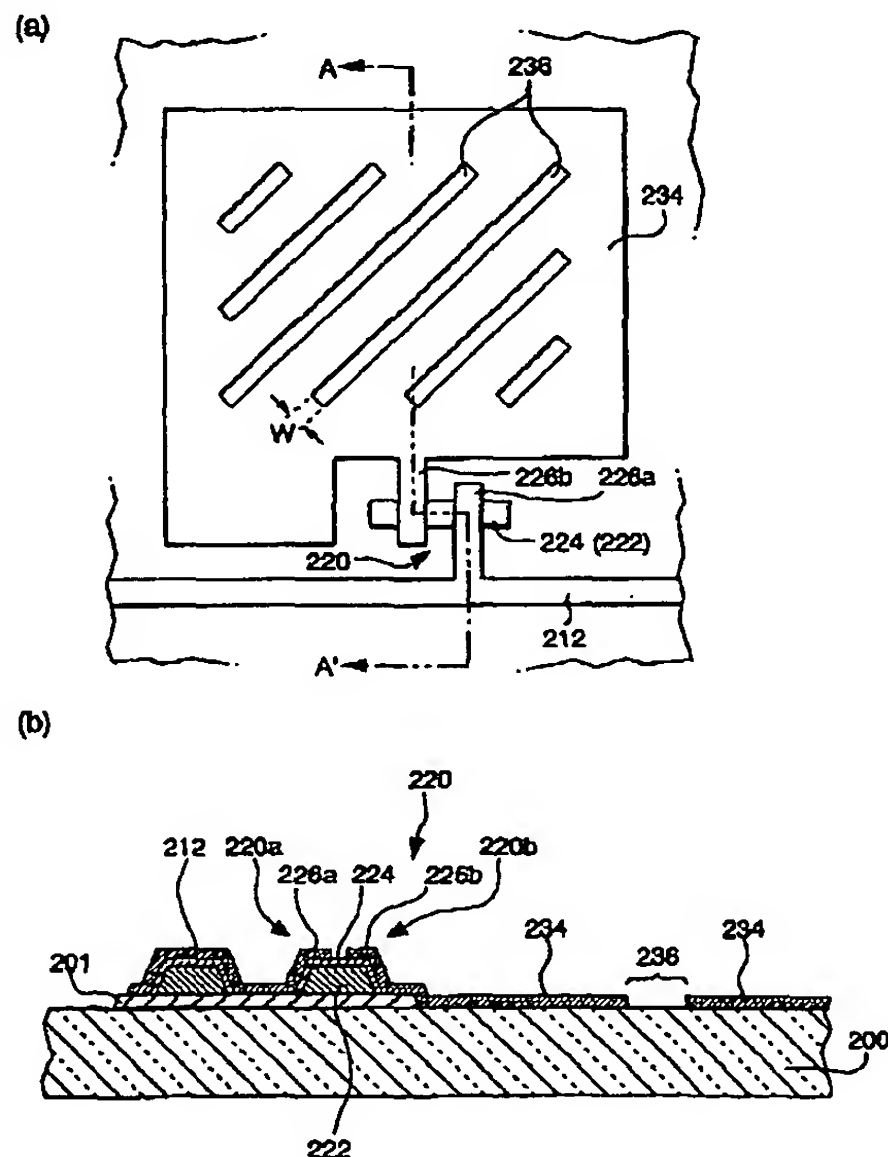
最終頁に続く

(54)【発明の名称】 液晶表示装置および電子機器

(57)【要約】

【課題】 半透過・半反射型の液晶パネルにおいて、透過時における表示品質を改善する。

【解決手段】 素子基板200と対向基板300との間に液晶が挟持されるとともに、素子基板200に光反射性を有する画素電極234が形成された液晶パネル100において、画素電極234に、スリット状の開口部236を設けるとともに、この開口部236を、素子基板200側における液晶105の分子配向方位と略平行に設ける。このためには、開口部236(の長手方向)の形成方向と、素子基板200のラビング方向と一致させる。



【特許請求の範囲】

【請求項 1】 一対の基板間に液晶が挟持されてなり、前記一対の基板のうち、一方の基板には光反射性を有する第 1 の電極が形成される一方、他方の基板には透明性を有する第 2 の電極が形成された液晶表示装置であつて、

前記第 1 の電極には、スリット状の開口部が、前記一方の基板側における液晶分子の配向方位に対して $\pm 15^\circ$ 以内の角度で設けられていることを特徴とする液晶表示装置。

【請求項 2】 前記一方の基板側から入射して、他方の基板側から出射する光を照射する光源を備えることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記開口部の幅は、 $3\mu\text{m}$ 以下であることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 前記開口部の面積は、当該開口部が設けられる第 1 の電極と前記第 2 の電極との交差領域の面積に対して $10\sim 25\%$ であることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】 複数の走査線と、複数のデータ線と、前記走査線と前記データ線との交差に対応して配置されるスイッチング素子とを備え、

前記第 1 の電極は、前記スイッチング素子に接続されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 6】 前記スイッチング素子は、第 1 の導電層／絶縁体／第 2 の導電層の構造を有する二端子型非線形素子であることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 前記第 1 の電極と前記第 2 の導電層とが同一層からなることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】 前記スイッチング素子は、ゲートが前記走査線に、ソースが前記データ線に、ドレインが前記第 1 の電極に、それぞれ接続された三端子型非線形素子であることを特徴とする請求項 5 記載の液晶表示装置。

【請求項 9】 複数の走査線と、複数のデータ線とを備え、

前記開口部は、走査線とデータ線との交差領域に対応して、走査線またはデータ線のいずれかに設けられていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 10】 請求項 1 乃至請求項 9 いずれか記載の液晶表示装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外光がある場合には反射型として機能する一方、外光がほとんどない場合には透過型として機能する液晶表示装置、および、この液晶表示装置を用いた電子機器に関する。

【0002】

【従来の技術】周知のように、液晶表示装置は、液晶そ

れ自体が発光するのではなく、単に光の道筋を変えることによって表示を行うものである。このため、液晶表示装置には、パネルに対して必ず何らかの形で光を入射させる構成が必要となり、この点において、他の方式を用いた表示装置、例えば、エレクトロルミネッセンス表示装置や、プラズマディスプレイなどとは大きく相違する。ここで、液晶表示装置において、光源をパネルの裏側に配置し、その光がパネルを通過してユーザに視認されるタイプは透過型と呼ばれる一方、光源をパネルの表側に配置し、あるいは配置せずに、前面からの入射光がパネルによって反射してユーザに視認されるタイプは反射型と呼ばれている。

【0003】このうち、透過型では、パネルの背面側に配置される光源（ゆえにバックライトと呼ばれる）から発せられた光は、導光板によってパネル全体に導かれた後、一般には、偏光板→背面基板→電極→液晶→電極→（カラーフィルタ）→前面基板→偏光板という経路を辿って、ユーザに視認される。これに対して反射型では、パネルに入射した光は、一般には、偏光板→前面基板→（カラーフィルタ）→電極→液晶→反射電極まで到達すると、当該反射電極で反射して、いま来た経路を逆に辿ってユーザに視認される。このように、反射型では、透過型と比較すると、環境からの採光量は、パネルの裏側に配置される光源ほど多くなく、さらに、光がパネルに入射して反射するという二重の経路を有するため、各部での光減衰量が大きく、ユーザに視認される光量がそれだけ少なくなる。このため、反射型では、一般的に透過型と比較して表示画面が暗い、という欠点がある。

【0004】ただし、反射型は、消費電力の大きい光源がなくても表示が可能である点や、日光が当たる屋外でも視認性が高い点など、上記欠点を補って余りある利点を有する。このため、近年、反射型の（特にカラー表示が可能な）液晶表示装置は、携帯型電子機器などを中心に徐々に普及し始めている。

【0005】ところで、反射型では、外光がほとんどない場合、ユーザは表示を視認できない、という本質的な問題点を有する。これを解決するため、反射電極をスリット状に開口させるとともに、パネルの背面にバックライトを設ける（半透過・半反射型パネル）方式が提案されている。この方式では、外光がほとんどない場合には、バックライトの点灯によって透過型となり、これによって表示の視認性が確保される一方、外光が十分にある場合には、バックライトの消灯によって反射型となり、これによって、低消費電力化が図られる構成となっている。すなわち、外光の強弱に応じて透過型または反射型、あるいは、両型併用することにより、表示の視認性確保および低消費電力化を両立する構成となっている。

【0006】

【発明が解決しようとする課題】しかしながら、半透過

・半反射型パネルでは、透過型として機能する場合と、反射型として機能する場合との表示品質、特に視角特性において差が生じることが指摘されている。

【0007】一方、反射型パネルでは、外光がほとんどない場合でも表示の視認性を確保すべく、前面基板の手前側にフロントライト（導光板）を設ける構成も提案されているが、この構成では、表示画面の厚み感が増し、さらに、パネル前面にタッチパネルを設けると、表示画面とタッチパネルとに視差が生じて操作性が悪化する、といった不具合が指摘されているため、安易に採用することはできない。このため、表示装置としての拡張性までも考慮すると、上述した半透過・半反射型パネルにおいて、表示品質の差をなくす方策が、現状において最善と考えられる。

【0008】本発明は、このような事情に鑑みてなされたものであり、その目的とするところは、半透過・半反射型パネルにおいて、透過型として機能する場合と、反射型として機能する場合とにおける表示品質の差を少なくした液晶表示装置、および、この液晶表示装置を用いた電子機器を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するために本発明に係る液晶表示装置にあっては、一対の基板間に液晶が挟持されてなり、前記一対の基板のうち、一方の基板には光反射性を有する第1の電極が形成される一方、他方の基板には透明性を有する第2の電極が形成された液晶表示装置であって、前記第1の電極には、スリット状の開口部が、前記一方の基板側における前記液晶分子の配向方位に対して $\pm 15^\circ$ 以内の角度で設けられていることを特徴としている。

【0010】本発明によれば、第1の電極の開口部における電界強度は、ほぼ開口端部からの距離に応じて減衰するが、スリット状の開口部が設けられている方向と、一方の基板側における液晶分子の配向方位とは、互いに略平行方向であるので、開口部での液晶分子が受ける電界強度は、分子方向にわたって一様となる。したがって、電界が発生しても、液晶分子は、電極が存在する領域と同様に、電界強度に応じて配列するので、表示品質に差が発生するのが防止されることとなる。

【0011】さらに、本発明において、前記一方の基板側から入射して、他方の基板側から出射する光を照射する光源を備えることが望ましい。この構成によれば、外光が少ない場合には、光源の照射光が開口部を通過した後、液晶分子の配列方向に応じて旋光するので、光反射性を有する第1の電極による反射が少なくても、表示の視認性が確保されることとなる。

【0012】また、本発明において、前記開口部の幅は、 $3\mu\text{m}$ 以下であることが望ましい。一般的な液晶表示装置では、一対の基板間が数 μm 程度であり、この場合、第1および第2の電極が交差する領域のみならず、

当該交差領域から $1.5\mu\text{m}$ 程度離れた領域でも、電極外周端から漏れる電界の影響によって、電極が存在する領域と同様に液晶分子が配列する。したがって、スリット状の開口部が幅 $3\mu\text{m}$ の程度であれば、スリットの両側端部からの漏れる電界が存在によって、当該開口部の液晶分子は、電極が存在する領域と同様に配列することとなる。なお、これ以上、開口部の幅を広くしても、電界強度に応じて液晶分子の配列が変化しないデッドスペースが増加するだけである。

10 【0013】上述のように、開口部の幅は、 $3\mu\text{m}$ 以下であることが望ましいが、この程度では、複数のスリットを設けないと、第1の電極を通過する光量が十分に得られない。ただし、開口部の総面積が、当該開口部が設けられる第1の電極と前記第2の電極との交差領域の面積に比較して広すぎると、反射領域が低下することになるので、反射型での表示画面が暗くなってしまう。そこで、主観的評価によれば、開口部の面積は、当該開口部が設けられる第1の電極と前記第2の電極との交差領域の面積に対して $10\sim 20\%$ であることが望ましい。

20 【0014】また、本発明において、複数の走査線と、複数のデータ線と、前記走査線と前記データ線との交差に対応して配置されるスイッチング素子を備え、前記第1の電極は、前記スイッチング素子に接続されていることが望ましい。これによれば、スイッチング素子によりオン画素とオフ画素とを電気的に分離できるので、コントラストやレスポンスなどが良好であり、かつ、高精細な表示が容易に達成できる。

30 【0015】さらに、本発明において、前記スイッチング素子は、第1の導電層／絶縁体／第2の導電層の構造を有する二端子型非線形素子であることが望ましい。このような二端子型非線形素子としては、薄膜ダイオード素子が挙げられる。ここで、このような構成においては、前記第1の電極と前記第2の導電層とが同一層からなることが望ましい。これによれば、二端子型非線形素子を構成する第2の導電層自体がそのまま画素電極となるので、第2の導電層と画素電極とを異なる層から形成する場合よりもプロセスの簡略化を図ることができる。

40 【0016】一方、本発明において、前記スイッチング素子は、ゲートが前記走査線に、ソースが前記データ線に、ドレインが前記第1の電極に、それぞれ接続された三端子型非線形素子であることも望ましい。これによれば、スイッチング素子として、二端子型非線形素子を形成する場合よりもプロセスが複雑化するが、良好な表示が得やすい。

50 【0017】また、複数の走査線と、複数のデータ線とを備え、前記開口部は、走査線とデータ線との交差領域に対応して、走査線またはデータ線のいずれかに設けられていることも望ましい。これによれば、スイッチング素子を用いないので、製造プロセスが簡略化されることとなる。

5

【0018】加えて、本発明に係る電子機器にあっては、液晶表示装置を備えるので、外光が少ない場所でも良好な視認性が確保される一方、外光がある場所では、低消費電力化が図られることとなる。

【0019】

【発明の実施の形態】上述のように、本発明は、光反射性を有する電極に形成されるスリット状の開口部を、液晶分子の配向方位に一致させて形成することをその要旨とするので、アクティブマトリクス方式にも、パッシブマトリクス方式にも適用可能である。このうち、画素電極をスイッチング（非線形）素子で駆動するアクティブマトリクス方式の方が、コントラストやレスポンスなどが良好であり、かつ、高精細な表示が容易に達成できるので、パッシブマトリクス方式に比較して有利である。ここで、アクティブマトリクス方式は、スイッチング素子として、薄膜トランジスタ（TFT：Thin Film Transistor）などの三端子型素子を用いる方式と、薄膜ダイオード（TFD：Thin Film Diode）などの二端子型素子を用いる方式との2方式に大別されるが、後者方式の方が、配線の交差点がないために配線間の短絡不良が

原理的に発生しない点、さらに、成膜工程およびフォトリソグラフィ工程を短縮できる点において有利である。そこで、TFDにより画素電極を駆動する液晶表示装置について、本発明の最良な実施形態として、以下、図面を参照して説明することとする。

【0020】＜電氣的構成＞図1は、この表示装置における液晶パネルの電氣的構成を示すブロック図である。この図に示されるように、液晶パネル100には、複数本の走査線212が行（X）方向に延在して形成される一方、複数本のデータ線312が列（Y）方向に延在して形成されるとともに、走査線212とデータ線312との各交差点において画素116が形成されている。ここで、各画素116は、液晶表示要素（液晶層）118とTFD（Thin Film Diode）220との直列接続からなる。そして、各走査線212は、走査線駆動回路122によって駆動される一方、各データ線312は、データ線駆動回路124によって駆動される構成となっている。

【0021】ここで、液晶パネル100は、半透過・半反射型であり、後述するように、素子基板と対向基板とが互いに一定の間隙を保った状態で貼付され、この間隙に液晶が注入された構成となっている。このうち、素子基板には、走査線212や、TFD220、画素電極などが形成される一方、対向基板には、データ線312などが形成されて、一列分の画素電極と1本のデータ線312とが対向するような位置関係となっている。このため、液晶層118は、データ線312と画素電極とこれらの間に挟持される液晶とから構成されることとなる。

【0022】なお、図1において、TFD220は走査線212の側に接続され、液晶層118がデータ線31

6

2の側に接続されているが、これとは逆に、TFD220がデータ線312の側に、液晶層118が走査線212の側にそれぞれ接続される構成でも良い。ただし、この構成では、開口率が低下するので、この点において若干不利である。

【0023】＜素子基板における1画素分のレイアウト＞次に、素子基板における1画素分のレイアウトについて説明する。図2（a）は、液晶パネル100において、TFD220を含む1画素分のレイアウトを示す平面図であり、同図（b）は、そのA-A'線に沿って示す断面図である。これらの図に示されるように、TFD220は、第1のTFD220aおよび第2のTFD220bからなり、素子基板200の表面に形成された絶縁膜201において、第1金属膜222と、この第1金属膜222の表面に陽極酸化によって形成された絶縁体たる酸化膜224と、この表面に形成されて相互に離間した第2金属膜226a、226bとから構成されている。また、第2金属膜226aは、そのまま走査線212となる一方、第2金属膜226bは、画素電極234に接続されている。

【0024】ここで、第1のTFD220aは、走査線212の側からみると順番に、第2金属膜226a／酸化膜224／第1金属膜222となっており、金属／絶縁体／金属のサンドイッチ構造を採るため、その電流－電圧特性は正負双方向にわたって非線形となる。一方、第2のTFD220bは、走査線212の側からみると順番に、第1金属膜222／酸化膜224／第2金属膜226bとなっており、第1のTFD220aとは、反対の電流－電圧特性を有することになる。したがって、TFD220は、2つの素子を互いに逆向きに直列接続した形となるため、1つの素子を用いる場合と比べると、電流－電圧の非線形特性が正負双方向にわたって対称化されることになる。

【0025】ところで、素子基板200自体は、例えば、石英や、ガラス、プラスチックなどが用いられる。ここで、単純な反射型にあっては、透明であることは素子基板200の要件ではないが、本実施形態のように、反射型としても、透過型としても用いるのであれば、透明であることは素子基板200の要件となる。また、素子基板200の表面に絶縁膜201が設けられる理由は、第2金属膜の堆積後における熱処理により、第1金属膜222が下地から剥離しないようにするため、および、第1金属膜222に不純物が拡散しないようにするためである。したがって、このような点が問題にならないのであれば、絶縁膜201については省略可能である。

【0026】なお、TFD220は、二端子型非線形素子としての一例であり、他にMSI（Metal Semi-Insulator）などのようなダイオード素子構造を用いた素子や、これらの素子を逆向きに直列接続もしくは並列接続

したものなどについても適用可能である。さらに、電流－電圧特性を正負双方向で厳密に対称化する必要がないのであれば、1つの素子のみを用いても良い。

【0027】一方、第2金属膜226bから延長形成される画素電極234は、アルミニウムなどの反射率の大きな金属膜から形成されている。また、画素電極234には、図において斜方向に開口するスリット状の開口部236が複数設けられ、反射型として機能する際には、これら開口部236を通過する光が液晶層118に進入する構成となっている。なお、画素電極234には、反射光が散乱するように微妙な起伏が設けられているが、この点については、本発明と直接関係がないので、その説明を省略することとする。

【0028】さて、液晶パネル100は、素子基板と対向基板とが互いに一定の間隙を保った状態で貼付され、この間隙に液晶が封入された構成となっているが、両基板におけるラビング方向は、パネルの視覚特性を考慮して、図3に示される方向にそれぞれ設定されている。すなわち、電圧無印加時における液晶分子の配向方位を定めるラビング方向は、両基板を貼付した状態であって対向基板の側から透視すると、手前側に位置する対向基板では左斜め上方45度の方向であり、背面側に位置する素子基板200では、左斜め下方45度の方向である。したがって、素子基板200における開口部236のスリット方向は、ラビング方向に一致して形成されている。

【0029】ここで、画素電極234と、これに対向するデータ線312とによって発生する電界方向は、図4に示されるように、開口部236以外では、両基板に対して垂直方向となるので、その強度も一様となる。これに対して開口部236では、当然のことながら電極が存在しないので、画素電極234の開口端からの漏れによって電界が発生するに過ぎない。このため、開口部236近傍での電界強度は、開口端から距離が大きくなるにつれて弱くなり、一様ではない。このことは、逆に言えば、画素電極234における開口端から等距離の地点、すなわち、図5(a)における破線で示される地点では、電界強度がほぼ等しいことを意味する。

【0030】一方、画素電極234が形成された素子基板200のラビング方向と、そこに形成される開口部236のスリット方向とは一致しているので、電圧無印加時において素子基板200側での液晶分子Mは、開口端に沿って平行に配向方位することになる。

【0031】したがって、画素電極234とデータ線312との電位差が発生した場合（特にこの電位差が小さい場合）、液晶分子Mの一端と他端とにおいては、ともに電界強度が互いに等しくなるので、開口部236に位置する液晶分子Mは、電極が存在する領域、すなわち、反射型として機能する際、表示に寄与する領域に位置する液晶分子と同様にティルトすることとなる。このた

め、開口部236を通過する光と、画素電極234による反射光との旋光方向が互いにほぼ等しくなるので、透過型と反射型との表示品質の差を少なくすることができる。

【0032】このとき、ラビング方向と開口部236のスリット方向とが一致することが望ましいが、両者が±15°以内の角度範囲内であれば、上記の表示品質の差を実用上支障の無い程度にすることができると考える。

【0033】なお、ラビング方向と開口部236のスリット方向とが互いに一致しない場合には、図5(b)に示されるように、開口部236に位置する液晶分子Mが、電圧無印加時において開口端と交差する方向に配向方位する。このため、画素電極234とデータ線312との電位差が発生しても（特にこの電位差が小さい場合には）、液晶分子Mの一端と他端との電界強度が異なるので、反射型とした際、表示に寄与する領域に位置する液晶分子と同様にティルトしない。この結果、開口部236を通過する光と、画素電極234による反射光とでは、旋光方向が互いに異なってしまうので、透過型と反射型との表示品質に差が生じることとなる。

【0034】次に、画素電極234に形成される開口部の幅および面積について検討する。一般に、一对の基板間に封入される液晶がTN（Twisted Nematic）型である場合、基板間隔は数μm程度であり、この場合、例えばノーマリーホワイトであれば、両基板の電極が交差する領域の端部から1.5μm程度離れた地点でも、電圧を印加すれば、電極の外周一端から漏れる電界の影響によって黒表示が行われることが発明者によって実験的に確認されている。これを根拠とすると、図2において、スリット状の開口部236の幅Wが、1.5μmの倍である3μm程度以下であれば、開口部236の両側端部から漏れる電界によって、当該開口部の液晶分子は、電極の存在領域と同様にティルトする、と考えられる。このことは、逆に言えば、スリット状の開口部236の幅Wを3μm以上にすると、反射型においても透過型においても、電界に応じて液晶分子がティルトしないデッドスペースが画素電極234に形成されることを意味する。したがって、開口部236の幅Wは、3μm以下であることが望ましいと考える。

【0035】さて、開口部236の幅Wを3μm以下とした場合、画素電極234のサイズによっては、複数の開口部236を設けないと、透過型として機能させるのに必要な光量が十分に得られない事態が想定される。反面、開口部236を多数設けて、その総面積を増やすと、透過型とした場合の透過光量は増加するが、それだけ反射光量が減少するので、反射型とした場合の表示画面は暗くなる。そこで、発明者が、画素電極234に対して開口部236の総面積を変化させる実験を行い、透過型・反射型の表示品質がバランスする範囲を主観的評価した結果、開口部の面積は、当該開口部が設けられる

画素電極234の面積に対して10~25%であることが望ましいと考える。なお、ここでいう画素電極の面積234とは、厳密に言えば、画素電極234とデータ線312との交差領域であって、ブラックマトリクスなどによって遮光されない有効表示領域の面積をいう。

【0036】<素子基板の製造プロセス>次に、素子基板200の製造プロセスについて説明する。まず、図6(1)に示されるように、基板200上面に絶縁膜201が形成される。この絶縁膜201は、例えば、酸化タンタル(Ta_2O_5)からなり、スパッタリング法で堆積したタンタル(Ta)膜を熱酸化する方法や、酸化タンタルからなるターゲットを用いたスパッタリングあるいはコスパッタリング法などにより形成される。また、この絶縁膜201は、上述したように、第1金属膜222の密着性を向上させるとともに、基板200からの不純物拡散を防止することを主目的として設けられるので、その膜厚は、例えば、50~200nm程度で十分である。

【0037】次いで、同図(2)に示されるように、絶縁膜201上面に第1金属膜222が成膜される。ここで、第1金属膜222の膜厚は、TFD220の用途によって好適な値が選択され、通常、100~500nm程度である。また、第1金属膜222の組成は、例えば、タンタル単体やタンタル合金からなる。ここで、第1金属膜222としてタンタル単体を用いる場合には、スパッタリング法や電子ビーム蒸着法などで形成可能である。また、第1金属膜222としてタンタル合金を用いる場合には、主成分のタンタルに、例えば、タングステン、クロム、モリブデン、レニウム、イットリウム、ランタン、ディスプロリウムなどの周期律表において第6~第8族に属する元素が添加される。この際、添加元素としては、タングステンが好ましく、その含有割合は、例えば、0.1~6重量%が望ましい。また、タンタル合金からなる第1金属膜222を形成するには、混合ターゲットを用いたスパッタリング法や、コスパッタリング法、電子ビーム蒸着法などが用いられる。

【0038】そして、同図(3)に示されるように、第1金属膜222が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。

【0039】続いて、同図(4)に示されるように、酸化膜224が第1金属膜222の表面に形成される。詳細には、第1金属膜222の表面が陽極酸化法によって酸化されて、酸化タンタル(Ta_2O_5)が形成される。このとき、走査線212の基礎となる部分の表面も同時に酸化されて、同様に酸化タンタルからなる酸化膜224が形成される。酸化膜224の膜厚は、その用途によって好ましい値が選択され、例えば、10~35nm程度であり、1つの画素について1個のTFDを用いる場合と比べると半分である。陽極酸化に用いられる化成液

は、特に、限定されないが、例えば、0.01~0.1重量%のクエン酸水溶液を用いることができる。

【0040】そして、同図(5)に示されるように、走査線212から枝分かれした酸化膜224のうちの破線部分229が、その基礎となっている第1金属膜222とともに除去される。これにより、第1のTFD220aおよび第2のTFD220bで共用される第1金属膜222が、走査線212と電氣的に分離されることになる。さらに、破線部分229の除去の際には、走査線212およびTFD220の形成領域以外に位置する絶縁膜201についても除去される。ここで、絶縁膜201を除去する理由は、第1に、上記目的からすると、絶縁膜201はTFD220が形成される領域以外では不要であるためであり、第2に、透過型として機能する場合に、絶縁膜201によって透過光が減衰するのを少しでも防止するためである。なお、破線部229および不要な絶縁膜201の除去については、一般に用いられているフォトリソグラフィおよびエッチング技術が用いられる。

【0041】次に、図7(6)に示されるように、画素電極234を兼ねる第2金属膜226が成膜される。この第2金属膜226は、例えば、アルミニウムなどが好適であり、スパッタリング法などによって堆積させることによって形成される。また、第2金属膜226の膜厚は、例えば、50~300nm程度である。

【0042】そして、同図(7)に示されるように、第2金属膜226が、一般に用いられているフォトリソグラフィおよびエッチング技術によってパターンニングされる。これにより素子部分にあっては、第1のTFD220aにおける第2金属膜226a、および、第2のTFD220bにおける第2金属膜226bが、相互に離間して形成される一方、走査線212における最上層が第2金属膜226によって被覆されることになる。また、画素電極部分にあっては、ラビング方向に一致して開口するスリット状の開口部236が複数形成されることとなる。さらに、他の部分にあっては、後述するICチップ(ドライバ)を実装するための端子や、FPC基板を接続するための端子なども、第2金属膜226のパターンニングによって形成される。このようなプロセスにより、素子基板200には、第1のTFD220aと第2のTFD220bとを互いに逆向きに接続したTFD220が、開口部236が設けられた画素電極234とともに、マトリクス状に形成されることとなる。

【0043】この後、特に図示はしないが、第1に、配向膜としてポリイミド溶液が基板対向面に塗布された後、焼成され、第2に、このポリイミドのポリマー主鎖が、ラビング処理によって、図3に示される方向に延伸される。このラビング処理により、液晶が封入された際に、液晶分子が延伸方向に沿って配向方位する(とされている)。ここで、ラビング処理は、一般に、ローラ

に巻回されたバフ布を一定方向に擦ることで行われるため、静電気の発生や各種ダストの発生など、製造プロセスにおいて好ましくない事態が発生しやすい。本実施形態によれば、ラビング処理においてバフ布の進行方向が開口部 236 のスリット方向と一致するため、画素電極 234 での開口部 236 の段差による影響が低減されるので、静電気の発生や各種ダストの発生が抑えられる、という効果もある。

【0044】なお、この製造プロセスについては、上記工程の順番に限られない。例えば、図 6 (4) における工程によって第 1 金属膜 222 の表面に酸化膜 224 を形成した直後に、図 7 (6) および (7) の工程を実行し、最後に、図 6 (5) の工程において、破線部分 229 を除去する工程としても良い。また、上述した製造プロセスにあつては、第 2 金属膜 226 と画素電極 234 との組成を同一としたが、第 2 金属膜 226 として、クロムや、チタン、モリブデンなどの非反射性金属をパターンニングして形成し、この後、画素電極 234 として、アルミニウムなどの反射性金属をパターンニングして形成しても良い。ただし、金属膜の成膜・パターンニングが 1

【0045】＜対向基板の製造プロセス＞次に、対向基板 300 の製造プロセスについて簡単に説明する。対向基板 300 には、TFD 220 のようなスイッチング素子が形成されないため、素子基板 200 と比較すると、その製造プロセスは極めて簡易である。すなわち、基板の一方の面に、第 1 に、ITO (Indium Tin Oxide) のような透明導電膜を成膜した後、第 2 に、これをパターンニングして、データ線 312 を形成する。この際、後述する IC チップ (ドライバ) を実装するための端子や、FPC 基板を接続するための端子なども、透明導電膜をパターンニングして形成される。

【0046】ここで、カラー表示を行う場合には、第 1 に、画素電極 234 と対向する領域において、R (レッド)、G (グリーン)、B (ブルー) の原色いずれかのカラーフィルタが所定の配列で形成されるとともに、それ以外の表示領域においては Bk (ブラック) のブラックマトリクスが形成され、第 2 に、平滑化層が、カラーフィルタおよびブラックマトリクスの保護を兼ねてコーティングされ、この後、透明導電膜が成膜・パターン

【0047】この後、素子基板 200 と同様に、第 1 に、配向膜としてポリイミド溶液が基板対向面に塗布された後、焼成され、第 2 に、このポリイミドのポリマー主鎖が、ラビング処理によって、図 3 に示される方向に延伸される。

【0048】＜液晶パネルの全体構成等＞次に、上述した液晶パネル 100 を含む液晶表示装置の全体構成について図 8 および図 9 を参照して説明する。ここで、図 8 は、液晶パネル 100 の構成を示す斜視図であり、図 9

は、図 8 における B-B' 線の断面図である。なお、図 9 については、図 8 では省略されているバックライトユニットについても、液晶パネル 100 と併せて示されている。

【0049】これらの図に示されるように、液晶パネル 100 は、走査線 212 や画素電極 234 などが形成された素子基板 200 と、データ線 312 などが形成された対向基板 300 とを、スペーサ S を混入したシール材 104 により一定の間隙を保って、互いに電極形成面が対向するように貼付されるとともに、この間隙に液晶 105 を封入した構造となっている。また、素子基板 200 の背面側および対向基板 300 の手前側には、それぞれ偏光板 206、306 が設けられ、その偏光軸は、対応基板のラビング方向に応じて設定される。

【0050】さらに、素子基板 200 の背面には、バックライトユニットが、シリコンゴムなどの緩衝材 106 を介して設けられている。このバックライトユニットは、光を照射する線状の蛍光管 401 と、この蛍光管 401 による光をもれなく反射して導光板 403 に導く反射板 402 と、導光板 403 に導かれた光を液晶パネル 100 に一様に拡散させる拡散板 404 と、導光板 403 から液晶パネル 100 とは反対方向に出射される光を液晶パネル 100 側へ反射させる反射板 405 とから構成される。ここで、蛍光管 401 は、常に点灯するのではなく、外光がほとんどないような場合にだけ、ユーザあるいはセンサの指示によって点灯するものである。したがって、蛍光管が点灯している場合には、バックライトユニットからの光が開口部 236 を通過することによって、透過型として機能する一方、蛍光管が点灯している場合には、対向基板 300 の側からの入射した光が画素電極 234 で反射することによって、反射型として機能することになる。

【0051】一方、素子基板 200 においてマトリクス状に配列される画素電極 234 のうち、各列の画素電極と、対向基板 300 において列方向に延在して形成される各データ線 312 とは、貼付した状態で透視した場合に、互いが対向するような位置関係とされる。したがって、液晶層 118 は、走査線 212 とデータ線 312 との交点において、画素電極 234 とデータ線 312 とこれらの間に挟持される液晶 105 とによって構成されるとともに、画素 116 が、図 1 に示されるように、走査線 212 とデータ線 312 との各交点において、液晶層 118 と TFD 220 との直列接続を介して電気的に結合した状態となる。このため、走査線 212 に走査信号を供給するとともに、データ線 312 にデータ信号を供給することによって、TFD 220 にしきい値以上の電位差を印加すると、当該 TFD がオンとなって導通状態になるので、当該 TFD に接続された液晶層に所定の電荷が蓄積される。そして、電荷蓄積後、当該 TFD をオフ状態にしても、液晶層の抵抗が十分に高ければ、当該

液晶層における電荷の蓄積が維持される。このように TFD220 を駆動して、蓄積させる電荷の量を制御すると、画素毎に液晶の配向状態が変化するので、所定の表示を行わせることが可能となる。

【0052】この際、各画素 116 の液晶層 118 に電荷を蓄積させるのは一部の期間で良いため、第 1 に、走査線駆動回路 122 によって、各走査線 212 を順次選択するとともに、第 2 に、走査線 212 の選択期間において、データ線駆動回路 124 によりデータ線 312 に表示すべき画像に応じたデータ信号を供給する構成により、走査線 212 およびデータ線 312 を複数の画素 116 について共通化した時分割マルチプレックス駆動が可能となる。

【0053】一方、素子基板 200 の対向面であって、対向基板 300 から張り出した端子部分には、走査信号を各走査線 212 に供給する IC チップ 250 が COG 実装されるとともに、外部制御基板（図示省略）から IC チップ 250 に制御信号を供給するための FPC（Flexible Printed Circuit）基板 260 が接続される。また、対向基板 300 の対向面であって、素子基板 200 から張り出した端子部分には、データ信号を各データ線 312 に供給する IC チップ 350 が COG 実装されるとともに、外部制御基板から IC チップ 350 に制御信号を供給するための FPC 基板 360 が接続される。ここで、IC チップ 250、350 における COG 実装は、それぞれ、第 1 に、基板との所定位置において、接着材中に導電性微粒子を均一に分散させたフィルム状の異方性導電膜を挟持し、第 2 に、IC チップ 250、350 を基板に加圧・加熱することにより行われる。FPC 基板 350、360 の接続も同様にして行われる。

【0054】なお、IC チップ 250、350 を、基板 200、300 に COG 実装する替わりに、例えば、TAB（Tape Automated Bonding）技術を用いて IC チップ 250、350 が実装された各 TCP（Tape Carrier Package）を、基板 200、300 の所定位置に設けられる異方性導電膜により電気的および機械的に接続する構成としても良い。

【0055】さらに、液晶パネル 100 の前面側には、必要に応じてタッチパネルを設けても良い。このようにタッチパネルを設けても、本実施形態にあつては、前面側に光源が配置されないため、表示画面とタッチパネルとの視差はほとんど生じない。このため、操作性が悪化するといった不具合も発生しない。

【0056】＜応用例＞上述した実施形態にあつては、画素 116 のスイッチング素子として、TFD などのような二端子型素子を用いたが、上述のように、本発明はこれに限られず、TFT などのような三端子型素子を用いる場合にも適用可能である。図 10 は、画素 116 のスイッチング素子として TFT を用いた液晶パネルの 1 画素分の構成を示す断面図である。

【0057】この図に示されるように、TFT270 は、素子基板 200 において形成されるとともに、そのゲート電極が走査線 212 に接続され、そのソース電極がデータ線 312 に接続され、そのドレイン電極が、開口部 236 を有する画素電極 234 に接続されている。

【0058】ここで、図 10 に示される素子基板 200 の製造プロセスについて簡単に説明すると、まず、第 1 に、素子基板 200 上面全体に、ポリシリコン層 272 がパターンニングされた後、熱酸化処理等によって、その表面にゲート絶縁膜 274 が形成される。第 2 に、このゲート絶縁膜 274 の上面にさらにポリシリコン層がパターンニング形成されて、これが TFT270 のゲート電極および走査線 212 を兼ねる。第 3 に、このゲート電極自身がマスクとなってドーピングされ、これにより、自己整合されたソース領域およびドレイン領域となる半導体領域が形成される。第 4 に、第 1 の層間絶縁膜 276 が堆積された後、ソース電極を開口するコンタクトホールが形成される。第 5 に、アルミニウムなどの導電層が形成されて、これが TFT270 のソース電極およびデータ線 312 を兼ねる。第 6 に、第 2 の層間絶縁膜 278 が堆積された後、ドレイン電極を開口するコンタクトホールが形成される。そして、第 7 に、アルミニウムなどの導電層が成膜された後、所定の形状にパターンニングされる。これによって、TFT270 のドレイン電極と開口部 236 を有する画素電極 234 とが一括して形成されることとなる。

【0059】なお、先に延べた各実施形態においては、配向処理方法として、ラビング処理による配向について説明したが、本発明にあつては、これに限るものではなく、例えば酸化珪素などの配向剤を基板面に対して斜め方向から蒸着する、斜方蒸着法による配向処理を行ってもよい。

【0060】さらに、本発明にあつては、TFD や TFT などのようなスイッチング素子を有しないパッシブマトリクス方式の液晶パネルについても適用可能である。ここで、パッシブマトリクス方式では、一方の基板に設けられる走査線と他方の基板とに設けられるデータ線との交差領域に基づいて表示が行われるため、この交差領域にスリット状の開口部 236 を設ければ良い。例えば、背面基板に走査線が設けられるのであれば、当該走査線を反射性金属で形成するとともに、前面基板に設けられるデータ線との交差する領域において、開口部を走査線に設ければ良く、反対に、背面基板にデータ線が設けられるのであれば、当該データ線を反射性金属で形成するとともに、前面基板に設けられる走査線との交差する領域において、開口部をデータ線に設ければ良い。

【0061】＜電子機器＞次に、上述した半透過・半反射型の液晶パネルを各種の電子機器を表示装置として適用する場合について説明する。この場合、電子機器は、図 11 に示されるように、主に、表示情報出力源 100

0、表示情報処理回路1002、電源回路1004、タイミングジェネレータ1006、液晶パネル100、および、駆動回路120により構成される。このうち、表示情報出力源1000は、ROM (Read Only Memory) や、RAM (Random Access Memory) などのメモリ、各種ディスクなどのストレージユニット、デジタル画像信号を同調出力する同調回路などを備え、タイミングジェネレータ1006により生成される各種のクロック信号に基づいて、所定フォーマットの画像信号などの表示情報を表示情報処理回路1002に供給するものである。次に、表示情報処理回路1002は、シリアルーパラレル変換回路や、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種回路を備え、入力した表示情報の処理を実行して、その画像信号をクロック信号CLKとともに駆動回路120に供給するものである。ここで、駆動回路120は、図1における走査線駆動回路122や、データ線駆動回路124、検査回路などを総称したものである。また、電源回路1004は、各構成要素に所定の電源を供給するものである。

【0062】次に、上述した液晶表示装置を具体的な電子機器に用いた例のいくつかについて説明する。

【0063】<その1：モバイル型コンピュータ>まず、この液晶表示装置を、モバイル型のパーソナルコンピュータに適用した例について説明する。図12は、このパーソナルコンピュータの構成を示す斜視図である。図において、パーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶表示ユニット1206とから構成されている。この液晶表示ユニット1206は、先に述べた液晶パネル100の背面にバックライトを付加することにより構成されている。これにより、外光が全くない場所でも、バックライトを点灯させることにより表示が視認できるようになっている。

【0064】<その2：携帯電話>さらに、この液晶表示装置を、携帯電話に適用した例について説明する。図13は、この携帯電話の構成を示す斜視図である。図において、携帯電話1300は、複数の操作ボタン1302とともに、先に述べた液晶パネル100を備えるものである。この液晶パネル100の背面にあっても、バックライトユニットが設けられている。

【0065】なお、図12および図13を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた装置等などが挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【0066】

【発明の効果】以上説明したように本発明によれば、開口部での液晶分子が受ける弱電界強度は、分子方向にわたって均一となるので、この液晶分子は、電極が存在する領域と同様に、電界強度に応じて配列する。このため、透過型として機能する場合と反射型として機能する場合とにおける表示品質の差を少なくすることが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施形態に係る液晶パネルの電氣的構成を示すブロック図である。

【図2】 (a)は、同液晶パネルにおける素子基板の1画素分の構成を示す平面図であり、(b)は、そのA-A'線の断面図である。

【図3】 同液晶パネルにおける素子基板および対向基板のラビング方向を示す平面図である。

【図4】 素子基板における電界方向を示す断面図である。

【図5】 (a)および(b)は、それぞれ素子基板における電界強度と液晶分子の配列との関係を示す平面図である。

【図6】 (1)～(5)は、それぞれ同液晶パネルの素子基板における製造プロセスを示す図である。

【図7】 (6)～(7)は、それぞれ同液晶パネルの素子基板における製造プロセスを示す図である。

【図8】 同液晶パネルの構成を示す斜視図である。

【図9】 同液晶パネル等の構成を示すB-B'線の断面図である。

【図10】 本発明の応用形態に係る液晶パネルの1画素分の構成を示す平面図である。

【図11】 実施形態または応用形態に係る液晶パネルが適用される電子機器の概略構成を示すブロック図である。

【図12】 同液晶パネルを適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【図13】 同液晶パネルを適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

【符号の説明】

100……液晶パネル

105……液晶

200……(素子)基板

201……絶縁膜

206……偏光板

212……走査線

220……TFD

222……第1金属膜

224……酸化膜

226……第2金属膜

234……画素電極

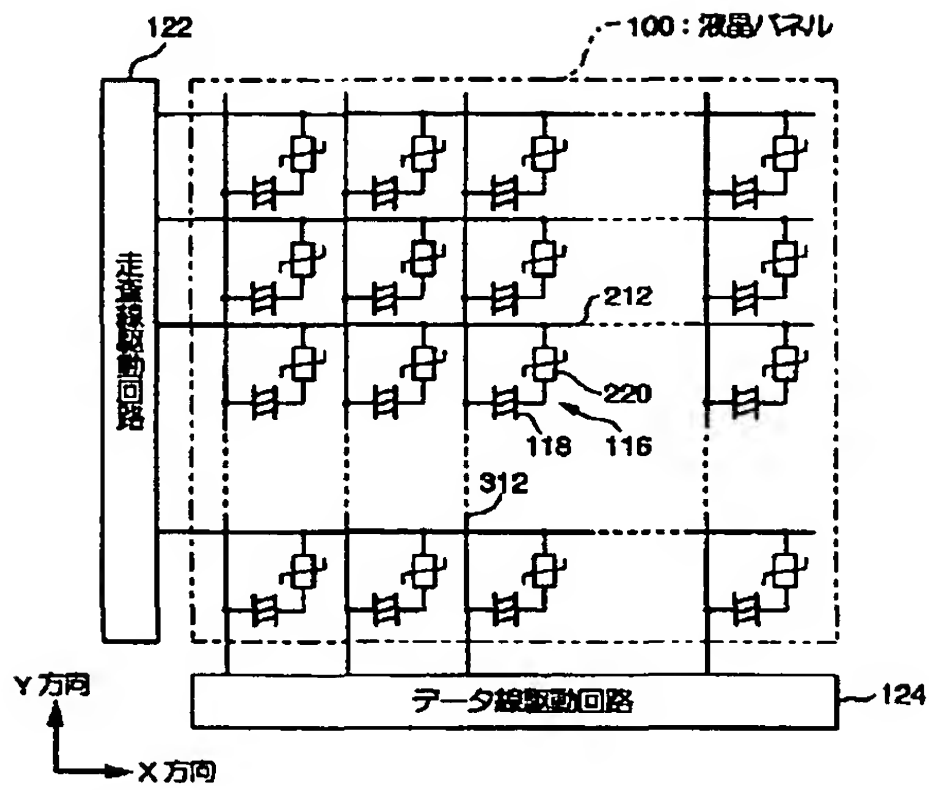
236……開口部

50 250……ICチップ

17

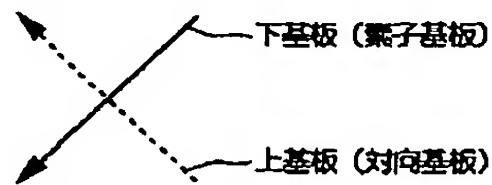
260……FPC基板
270……TFT
300……(対向)基板
306……偏光板
312……データ線
350……ICチップ

【図1】



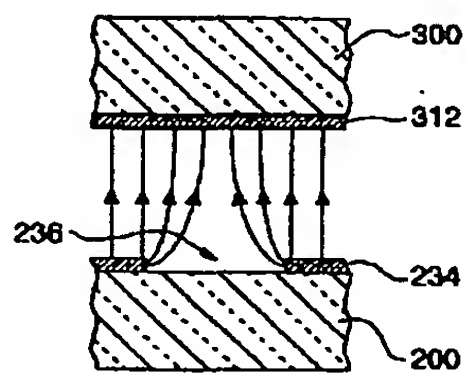
【図3】

<ラビング方向>

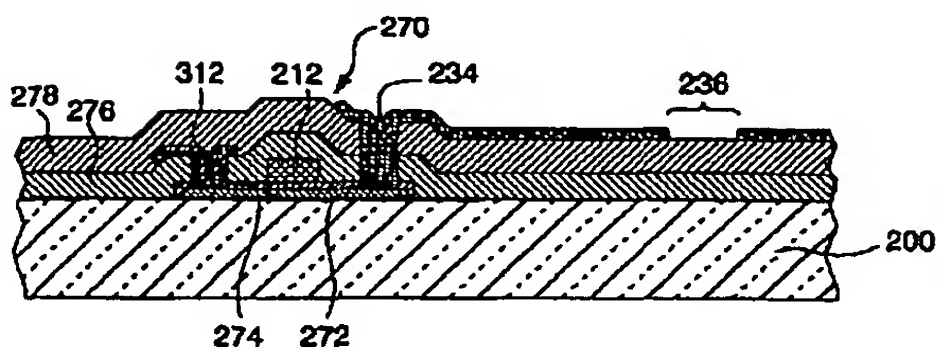


【図4】

<開口部での電界方向>



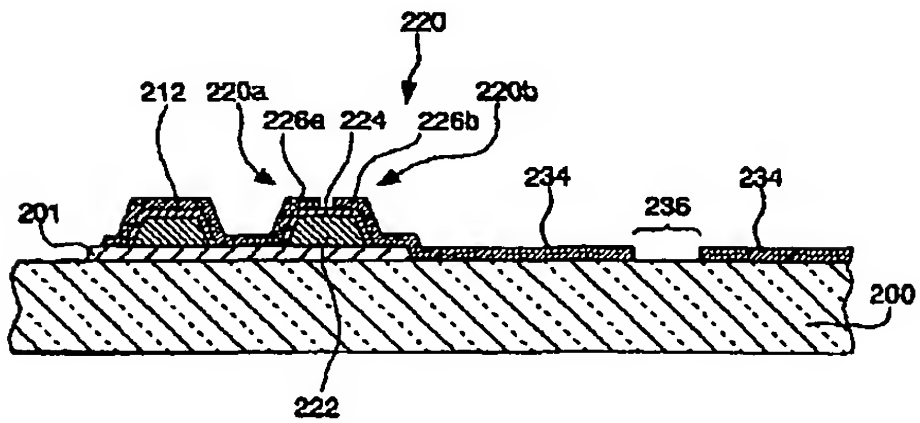
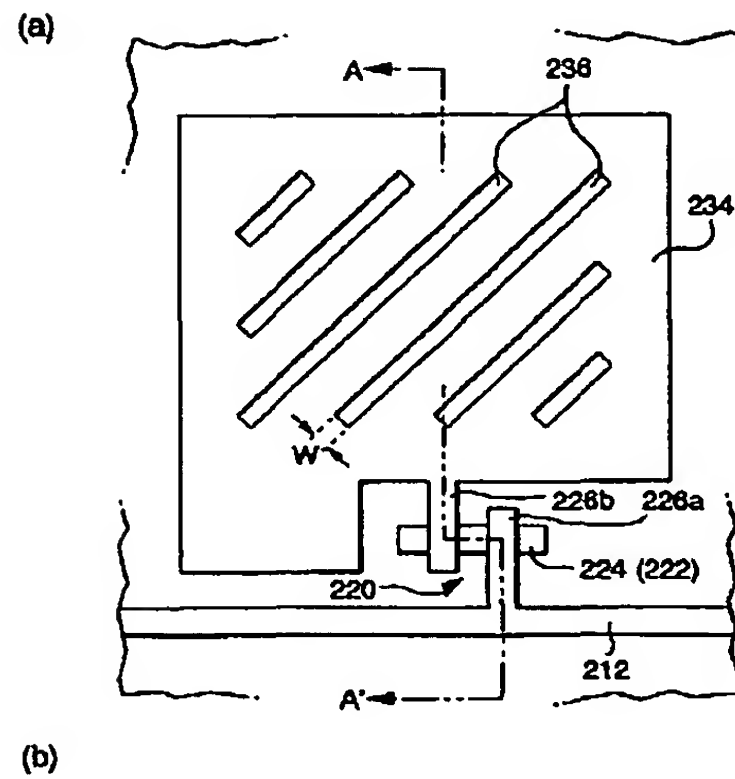
【図10】



18

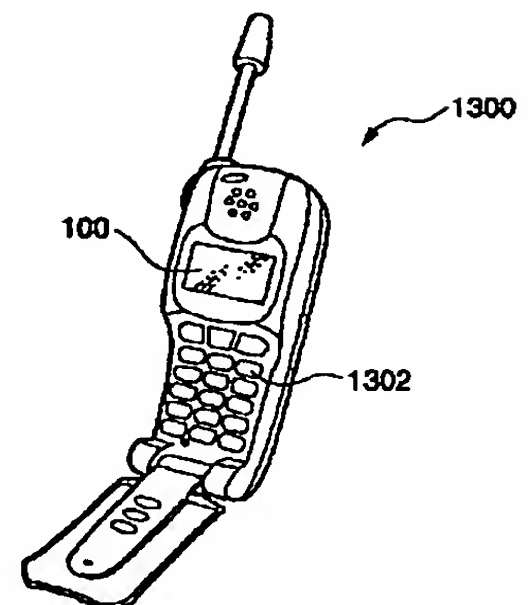
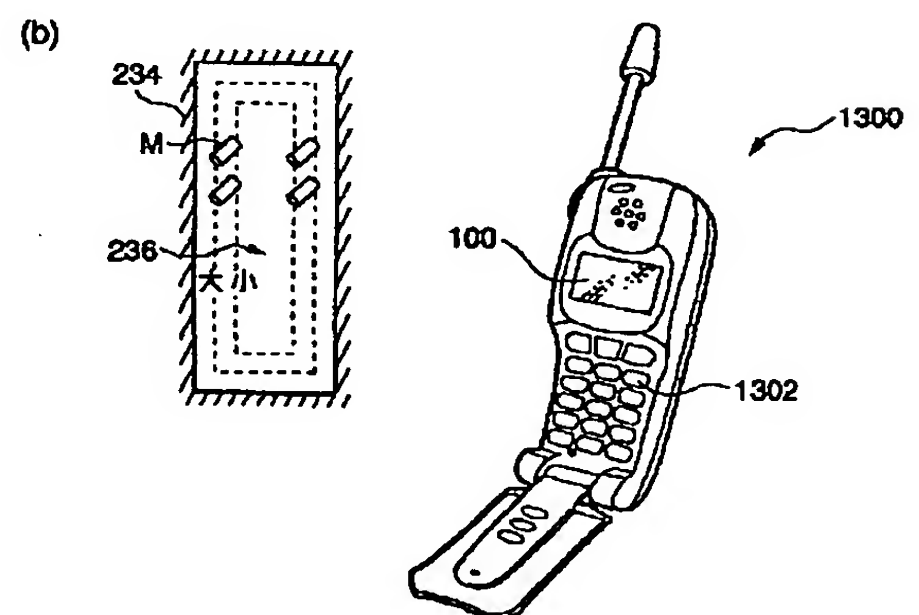
360……FPC基板
401……蛍光管
402、405……反射板
403……導光板
404……拡散板

【図2】



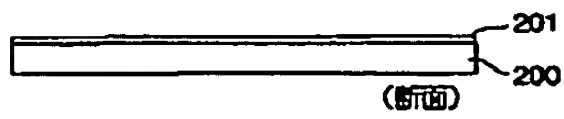
【図5】

【図13】

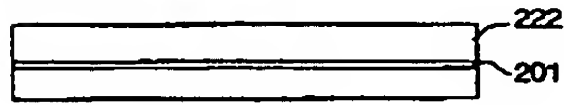


【図6】

(1) 基板絶縁膜の成膜



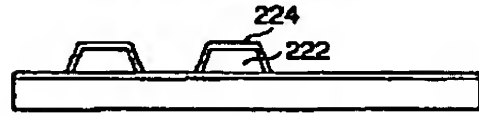
(2) 第1金属膜の成膜



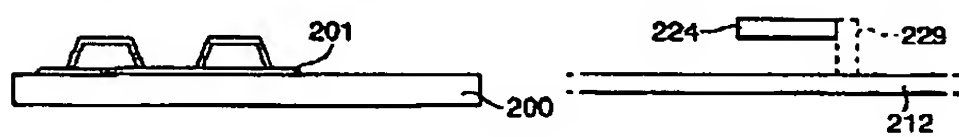
(3) 第1金属膜のパターニング



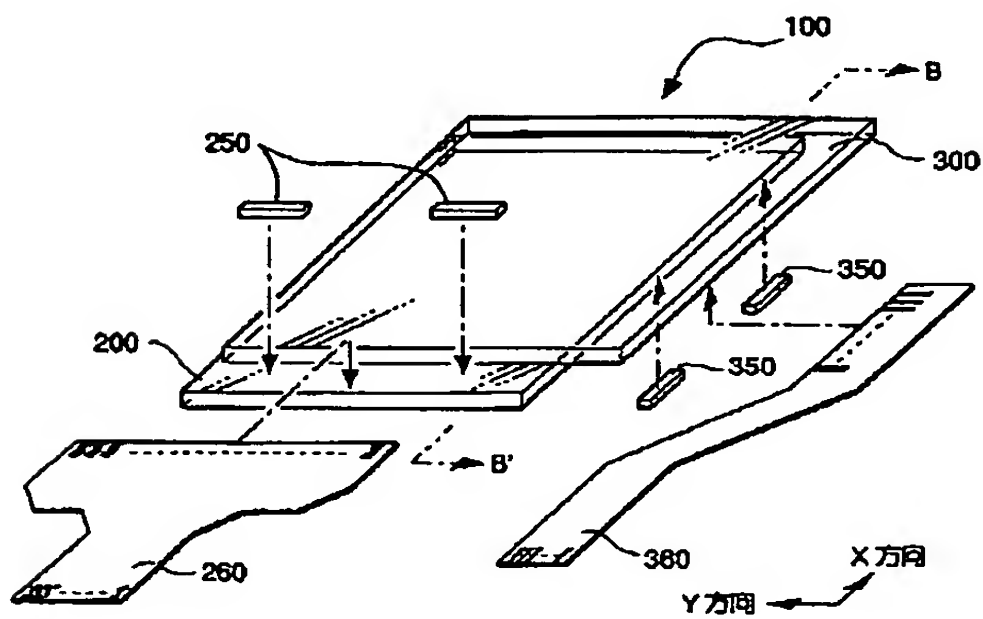
(4) 陽極酸化による絶縁膜の形成



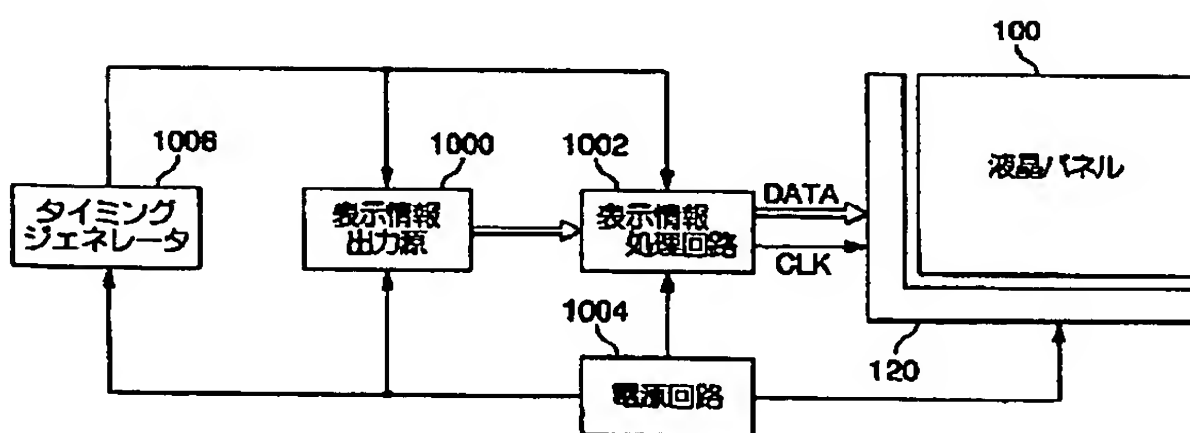
(5) 下地除去・共通膜分離



【図8】

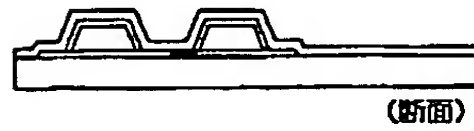


【図11】

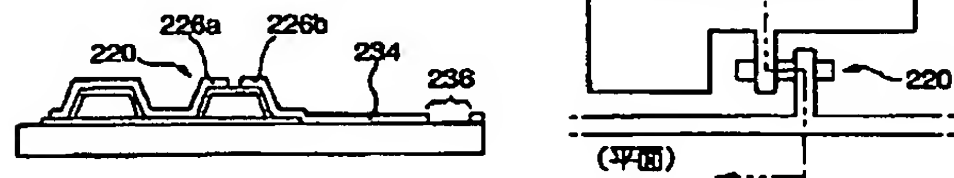


【図7】

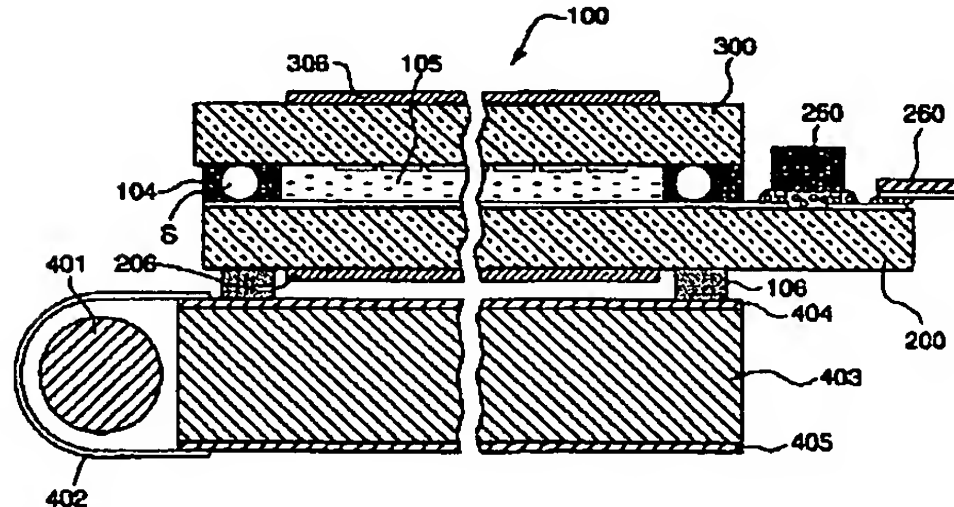
(6) 第2金属膜 (画素電極) の成膜



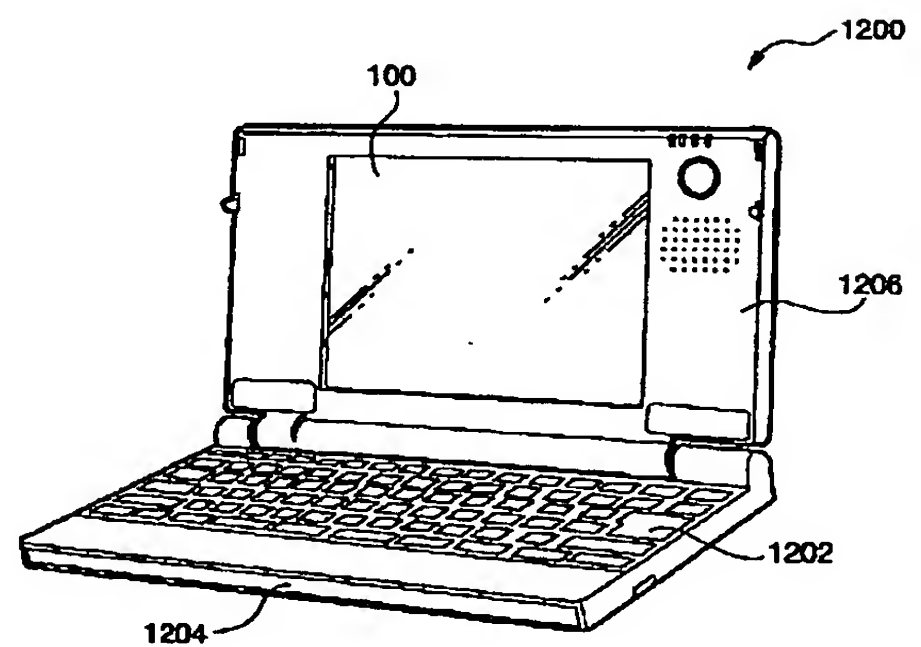
(7) 第2金属膜のパターニング (画素電極)



【図9】



【図12】



フロントページの続き

F ターム(参考) 2H092 GA05 GA50 HA04 HA05 JA03
JA07 JB05 JB07 JB12 JB41
KB23 MA05 MA14 MA15 MA16
MA18 MA19 MA20 MA24 MA35
MA37 NA01 NA25 NA27 NA29
PA06 PA12
5C058 AA06 AB03 AB04 BA31 BA35
5C094 AA51 BA03 BA04 BA43 BA44
DA14 DA15 EA04 EA05 EA06
EB02 EB04 EB05 ED11 ED13
ED14 HA08
5G435 BB12 BB15 BB16 CC09 EE27
EE33 FF03 FF05 FF06 FF08
GG24 KK05 LL07